

PHOTOSENSOR CIRCUIT

Patent number: JP10090058
 Publication date: 1998-04-10
 Inventor: ABE HIROSHI; TAKEBE KATSUHIKO
 Applicant: HONDA MOTOR CO LTD
 Classification:
 - international: G01J1/44; H01L27/14; H01L31/10
 - european:
 Application number: JP19960239503 19960910
 Priority number(s):

Also published as:

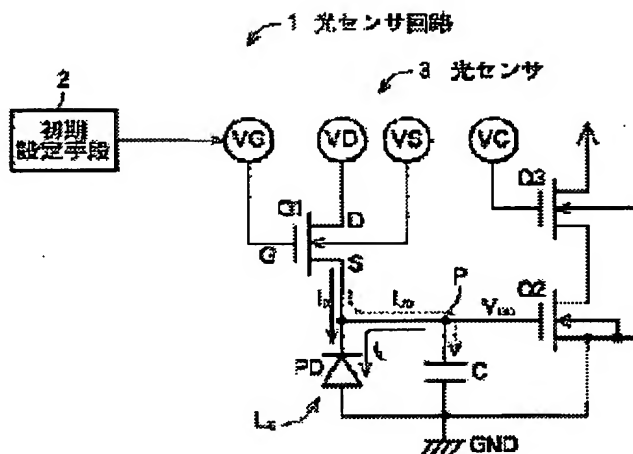
EP0828297 (A)
 US5861621 (A)
 EP0828297 (A)

Report a data error h

Abstract of JP10090058

PROBLEM TO BE SOLVED: To expand operating range by a method wherein, after a light signal has been detected, the gate voltage of an nMOS transistor is set temporarily to be high, a drain-to-source impedance is lowered and a capacitor which is connected to a detection terminal is charged and discharged.

SOLUTION: When a light signal LS is changed over to the standby time from the detectable time, a voltage VG which is sufficiently higher than a drain voltage VD is supplied to the gate G of an nMOS transistor Q1. An impedance across a drain D and a source S is lowered, a capacitor C is charged quickly, and the detection voltage VDO of a sensor detection terminal P is raised to a value close to a power supply VD in a short time. When the light signal is changed over to the detectable time, the drain voltage VD is supplied to the gate G, and the impedance across the drain D and the source S is raised. When the light signal LS and a sensor current ID are very small, the sensor current ID is composed mainly of the discharge current IL of the capacitor C. Consequently, the range of the detection voltage VDO of the very small sensor current ID is expanded, and a dynamic range can be expanded.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-90058

(43) 公開日 平成10年(1998) 4月10日

(51) Int.Cl.⁶

識別記号

F I

G 0 1 J 1/44

G 0 1 J 1/44

E

H 0 1 L 27/14

H 0 1 L 27/14

Z

31/10

31/10

G

審査請求 未請求 請求項の数 3 O L (全 9 頁)

(21) 出願番号

特願平8-239503

(22) 出願日

平成8年(1996) 9月10日

(71) 出願人 000005326

本田技研工業株式会社

東京都港区南青山二丁目1番1号

(72) 発明者 阿部 宏

神奈川県厚木市恩名457番地 株式会社アドバンス・サーキット・テクノロジーズ内

(72) 発明者 武部 克彦

埼玉県和光市中央1丁目4番1号 株式会社本田技術研究所内

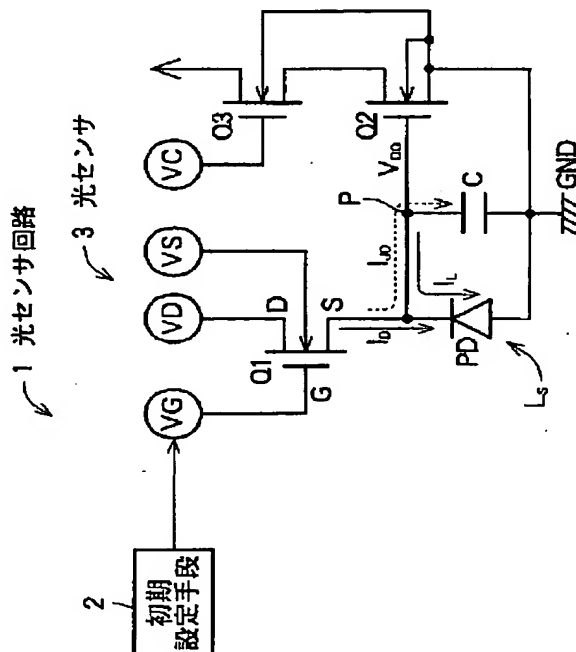
(74) 代理人 弁理士 下田 容一郎

(54) 【発明の名称】 光センサ回路

(57) 【要約】

【課題】 残像現象の発生を防止し、高感度でダイナミックレンジが広い光センサ回路を提供する。

【解決手段】 タイマ手段4、切替手段5を備えた初期設定手段2と、フォトダイオードPD、このフォトダイオードPDに直列に接続されたnチャネルMOSトランジスタQ1、フォトダイオードPDとnチャネルMOSトランジスタQ1の接続点P(センサ検出端子)にゲートが接続されたnチャネルMOSトランジスタQ2、nチャネルMOSトランジスタQ2と直列に接続されたnチャネルMOSトランジスタQ3、コンデンサCを備えた光センサ3と、から構成する光センサ回路1。



【特許請求の範囲】

【請求項1】 光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換するnチャネルMOSトランジスタとを備え、光信号を検出する光センサ回路において、

光信号を検出した後、前記nチャネルMOSトランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期

設定手段を備えたことを特徴とする光センサ回路。
 【請求項2】 光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換するpチャネルMOSトランジスタと、このpチャネルMOSトランジスタに並列に接続されたスイッチング用のpチャネルMOSトランジスタとを備え、光信号を検出する光センサ回路において、

光信号を検出した後、前記スイッチング用のpチャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする光センサ回路。

【請求項3】 前記光-電気変換手段のセンサ電流が微小電流の場合には、前記コンデンサの充電電流または放電電流に比例した検出電圧を検出する線形応答領域を備え、前記光-電気変換手段のセンサ電流が大電流の場合には、前記MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えることを特徴とする請求項1または請求項2記載の光センサ回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、照度に応じたセンサ出力を検出する光センサ回路に係り、特にダイナミックレンジが広く、感度が高い光センサ回路に関する。

【0002】

【従来の技術】 従来の光センサ回路において、照度（光信号）に対応したセンサ電流を検出するフォトダイオード（PD）と、フォトダイオードが検出したセンサ電流に応じて線形特性の検出電圧に変換する抵抗負荷Rとを備え、照度（光信号）をセンサ出力として電圧で検出するものは知られている。

【0003】 図8に従来の一般的な光センサ回路構成図を示す。図8において、一般的な光センサ回路は、フォトダイオードPD、演算増幅器OP、抵抗器Rを基本構成とし、フォトダイオードPDは光信号 L_s の照度に比例したセンサ電流 I_s に変換し、演算増幅器OPでセンサ電流 I_s を抵抗器Rを負荷として所定ゲイン増幅し、

センサ電流 I_s に比例したセンサ出力（検出電圧 V_o ）を出力することにより、フォトダイオードPDで検出した光信号 L_s に対応した検出電圧 V_o を線形（リニア）特性で検出する。

【0004】 また、従来の光センサ回路において、照度（光信号）に対応したセンサ電流を検出するフォトダイオード（PD）と、フォトダイオードが検出したセンサ電流に応じて対数特性の検出電圧に変換するMOSトランジスタとを備え、照度（光信号）をセンサ出力として電圧で検出するものは知られている。

【0005】 図9に従来の光センサ回路構成図を示す。図9において、従来の光センサ回路10は、フォトダイオードPD、このフォトダイオードPDに直列に接続されたnチャネルMOSトランジスタQ1、フォトダイオードPDとnチャネルMOSトランジスタQ1の接続点P（センサ検出端子）にゲートが接続されたnチャネルMOSトランジスタQ2、nチャネルMOSトランジスタQ2と直列に接続されたnチャネルMOSトランジスタQ3から構成される。

【0006】 また、接続点Pには、フォトダイオードPD、nチャネルMOSトランジスタQ1、nチャネルMOSトランジスタQ2およびこれらの部品を相互に接続する配線等によって生じる浮遊容量の合成された等価コンデンサC、または半導体製造プロセスで形成されたコンデンサ等が接続される。

【0007】 フォトダイオードPDは、光信号 L_s を検出し、光信号 L_s の照度に比例したセンサ電流 I_s に変換する。

【0008】 nチャネルMOSトランジスタQ1は、フォトダイオードPDの負荷を形成し、フォトダイオードPDで検出したセンサ電流 I_s を電圧に変換してセンサ検出端子Pに検出電圧 V_o を発生する。

【0009】 また、nチャネルMOSトランジスタQ1は、センサ電流 I_s が小さな範囲の弱反転状態で対数特性を有するMOSトランジスタ負荷を形成し、フォトダイオードPDで検出したセンサ電流 I_s を対数特性を有する検出電圧 V_o に変換し、センサ電流 I_s が数倍変化しても対数処理を行い、入力に対する出力のダイナミックレンジを広くすることができる。

【0010】 nチャネルMOSトランジスタQ2は、出力トランジスタを形成し、検出電圧 V_o をセンサ電流信号として光センサ回路10の外部に取り出すために電圧-電流変換を行う。

【0011】 nチャネルMOSトランジスタQ3は、nチャネルMOSトランジスタQ2で変換されたセンサ電流信号を外部回路に接続または切断するためのスイッチを形成する。

【0012】 次に、従来の光センサ回路10の動作について説明する。nチャネルMOSトランジスタQ1のドレインDおよびゲートGは共通の電源VD（例えば、5

10

20

30

40

50

V) に接続されており、光信号 L_s が検出されない状態（フォトダイオードPDが不動作状態）では、電源VDからnチャネルMOSトランジスタQ1を介して充電電流 I_c がコンデンサCに流れ、コンデンサCが充電されてセンサ検出端子Pの検出電圧 V_o は電源VDに近い所定値までしか上昇せず、この所定値はフォトダイオードPDが光信号 L_s を検出していない初期状態となる。

【0013】なお、初期状態における検出電圧 V_o の所定値は、コンデンサCが充電されてセンサ検出端子Pの検出電圧 V_o が上昇して電源VDに近付くにつれて、nチャネルMOSトランジスタQ1のゲートG—ソースS間の電圧 V_{gs} （ドレインD—ソースS間の電圧 V_{ds} と同じ値）が低下し、ドレインD—ソースS間のインピーダンスが急激に増加するために充電電流 I_c が減少してしまい、電源VDより小さな値に設定される。

【0014】光センサ10の初期状態から、フォトダイオードPDが光信号 L_s を検出すると、フォトダイオードPDにセンサ電流 I_s が流れ、センサ検出端子Pの検出電圧 V_o は光信号 L_s の増加に対応してnチャネルMOSトランジスタQ1のドレインD—ソースS間のインピーダンスに対応した対数特性で減少し、所定値よりも低下していく。

【0015】フォトダイオードPDのセンサ電流 I_s は光信号 L_s に比例し、一方、センサ検出端子Pの検出電圧 V_o はセンサ電流 I_s に対数特性を有するドレインD—ソースS間のインピーダンスを乗算した値なので、検出電圧 V_o の絶対値を検出することにより、光信号 L_s を検出することができる。

【0016】図10に従来の光センサ回路のセンサ電流 I_s —検出電圧 V_o 特性図を示す。図10において、光センサ回路10の初期状態に近い（センサ電流 $I_s = 10^{-12}$ A）の検出電圧 V_o の所定値は、例えば4.5 Vであり、センサ電流 I_s が5桁増加した 10^{-7} A（センサ電流 $I_s = 10^{-7}$ A）では、検出電圧 V_o は4.2 Vとなる。

【0017】このように、従来の光センサ回路10は、光信号 L_s の5桁（10万倍）の変化を検出電圧 V_o の0.3 Vの範囲で検出することができるため、光信号 L_s 入力に対してダイナミックレンジの広い光センサ回路を構成することができる。

【0018】

【発明が解決しようとする課題】図8に示す従来の一般的な光センサ回路は、光信号 L_s に対応した検出電圧 V_o を線形（リニア）特性で検出するため、検出対象とする光信号 L_s のレンジが広範囲（例えば、5桁）に亘る場合には、検出電圧 V_o が電源電圧で制限されて飽和し、光センサのダイナミックレンジが広くできない課題がある。

【0019】また、図9に示す従来の光センサ回路10は、フォトダイオードPDが光信号 L_s を検出しなくな

った場合、フォトダイオードPDが遮断され、コンデンサCには充電電流 I_c が流れてセンサ検出端子Pの検出電圧 V_o は上昇していくが、既に説明したnチャネルMOSトランジスタQ1のドレインD—ソースS間のインピーダンスが急激に増加して所定値（図10参照）以上は増加しなくなる。

【0020】図11に従来の光センサ回路の時間 t —検出電圧 V_o 特性図を示す。図11において、検出電圧 V_o はフォトダイオードPDが遮断されてから時間経過 t に対して所定値近傍までは急速に増加（検出電圧 $V_o = 4.5$ V近傍）するが、それ以後は時間 t が長く経過しても検出電圧 V_o は、所定値4.5 V以上に増加しなくなる。

【0021】光センサ回路を複数マトリクス状に配置した光センサ・アレーとして表示器に適用する場合、検出電圧 V_o が所定値（4.5 V）に到達する応答時間が遅いため、表示器には長時間の残像として表示される課題がある。

【0022】また、従来の光センサ回路10は、図10に示すように、光信号 L_s が微小（センサ電流 $I_s = 10^{-12} \sim 10^{-11}$ A）な範囲でも、検出電圧 V_o は対数特性を示すため、微小光信号 L_s の最小検出レベル値が大きな値となってセンサ感度が低下する課題がある。

【0023】さらに、従来の光センサ回路10は、ノイズに対してnチャネルMOSトランジスタQ1およびコンデンサCがピークホールド回路を形成し、振幅の大きなノイズレベルを光信号 L_s として誤検出し、信号/雑音比（S/N比）が低下することによって検知できる照度の下限を上昇させて感度低下を招く課題がある。

【0024】この発明はこのような課題を解決するためなされたもので、その第1の目的は、S/N比が大きく、微小光信号を検出することができる高感度でダイナミックレンジの広い光センサ回路を提供することにある。

【0025】また、第2の目的は、残像現象を発生しない光センサ回路を提供することにある。

【0026】

【課題を解決するための手段】前記課題を解決するためこの発明に係る光センサ回路は、光信号を電流で検出する光—電気変換手段と、この光—電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換するnチャネルMOSトランジスタとを備え、光信号を検出した後、nチャネルMOSトランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン—ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする。

【0027】この発明に係る光センサ回路は、光信号を検出した後、nチャネルMOSトランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン—ソース間のインピーダンスを低下させ、検出端子に接続されたコ

ンデンサの充電または放電を制御する初期設定手段を備えたので、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0028】また、この発明に係る光センサ回路は、光信号を電流で検出する光-電気変換手段と、この光-電気変換手段が検出したセンサ電流を弱反転状態で対数特性を有する検出電圧に変換するpチャネルMOSトランジスタと、このpチャネルMOSトランジスタに並列に接続されたスイッチング用のpチャネルMOSトランジスタとを備え、光信号を検出した後、スイッチング用のpチャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたことを特徴とする。

【0029】この発明に係る光センサ回路は、スイッチング用のpチャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレイン-ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたので、pチャネルMOSトランジスタで構成しても、nチャネルMOSトランジスタで構成した場合と同様に、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0030】さらに、この発明に係る光センサ回路は、光-電気変換手段のセンサ電流が微小電流の場合には、コンデンサの放電電流に比例した検出電圧を検出する線形応答領域を備えるとともに、光-電気変換手段のセンサ電流が大電流の場合には、MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えることを特徴とする。

【0031】この発明に係る光センサ回路は、光-電気変換手段のセンサ電流が微小電流の場合には、コンデンサの放電電流に比例した検出電圧を検出する線形応答領域を備えるとともに、光-電気変換手段のセンサ電流が大電流の場合には、MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えたので、微小光信号を線形応答領域で検出することができ、微小光信号を精度よく検出してダイナミックレンジを広くすることができる。

【0032】

【発明の実施の形態】以下、この発明の実施の形態を添付図面に基づいて説明する。図1はこの発明に係る光センサ回路構成図である。なお、図1の光検出回路は、nチャネルMOSトランジスタを採用し、浮遊容量、または半導体製造プロセスで形成されたコンデンサ等はセンサ検出端子Pと接地(GND)間に配置された場合の構成例を示す。図1において、光センサ回路1は、初期設

定手段2と、光センサ3とから構成する。

【0033】初期設定手段2は、タイマ手段、切替手段で構成し、光センサ3の動作期間と待機期間とで、それぞれ異なる値のゲート電圧VGを光センサ3のnチャネルMOSトランジスタQ1のゲートGに供給するよう構成する。

【0034】図2はこの発明に係る初期設定手段の要部ブロック構成図である。図2において、初期設定手段2は、タイマ手段4、切替手段5を備える。タイマ手段4はタイマ等の計時手段で構成し、光センサ3が光信号L_sを検出可能な時間T₁と待機時間T₂とを周期T(=T₁+T₂)としたタイマ信号T_sを切替手段5に提供する。

【0035】切替手段5は、例えば電子スイッチで構成し、タイマ手段4から供給されるタイマ信号T_sに基づいてnチャネルMOSトランジスタQ1のドレイン電圧VD、またはドレイン電圧VDよりも充分高い値の電圧VHを選択し、ドレイン電圧VDまたは電圧VHのいずれかをゲート電圧VGとしてnチャネルMOSトランジスタQ1のゲートGに供給する。

【0036】なお、ゲート電圧VGは、タイマ信号T_sが光信号L_sを検出可能な時間T₁にはドレイン電圧VDに設定し、タイマ信号T_sが待機時間T₂には電圧VHに設定する。

【0037】図3はこの発明に係る初期設定手段のタイマ信号T_sおよびゲート電圧VGタイムチャートである。図3において、タイマ手段4は、光信号L_sを検出可能な比較的長い時間T₁の期間には、例えばHレベルのタイマ信号T_sを出力し、短い待機時間T₂の期間にはLレベルのタイマ信号T_sを切替手段5に供給する。

【0038】切替手段5は、Hレベルのタイマ信号T_sが出力される期間(時間T₁)には、ドレイン電圧VDを選択してドレイン電圧VDに等しいゲート電圧VGを出力する。

【0039】一方、切替手段5は、Lレベルのタイマ信号T_sが出力される期間(時間T₂)には、ドレイン電圧VDよりも充分高い値の電圧VHを選択してゲート電圧VGとして出力する。

【0040】時間T₁のドレイン電圧VDおよび時間T₂の電圧VHで形成されるゲート電圧VGは周期T(=T₁+T₂)で繰返して出力し、光センサ3の動作を制御する。

【0041】光センサ3は、光-電気変換手段は、例えばフォトダイオードPDで構成した例をであり、nチャネルMOSトランジスタQ1のゲートGを初期設定手段2に接続する以外は、図9に示す光センサ回路10と全く同じ構成を有する。

【0042】なお、光-電気変換手段は、フォトダイオードの他に、例えばフォトリソグラフィ、MOSトランジスタ等で構成してもよい。また、光センサ3の出力お

よびスイッチにnチャネルMOSトランジスタQ2、Q3を用いたが、nチャネルMOSトランジスタに限定することなく出力およびスイッチを形成する素子であればよい。

【0043】次に、光センサ回路1の動作について説明する。図3に示す光信号 L_s を検出可能な時間T1から待機時間T2に切り替ると、初期設定手段2からnチャネルMOSトランジスタQ1のゲートGにドレイン電圧VDよりも充分高い電圧VHがゲート電圧VGとして供給されるため、nチャネルMOSトランジスタQ1のドレインD-ソースS間のインピーダンスは低抵抗となつて、コンデンサCは急速に充電され、センサ検出端子Pの検出電圧 V_{oo} は、T2期間内に電源VD（例えば、ドレイン電圧VD=5V）にほぼ等しい値（例えば、4.95V）まで上昇する。

【0044】図4はこの発明に係る光センサ回路の時間t-検出電圧 V_{oo} 特性図である。図4において、検出電圧 V_{oo} （実線表示）は、短時間（1ms以内）の内に電源VD（5V）に限りなく近い値まで上昇する。

【0045】待機期間T2の検出電圧 V_{oo} （実線表示）は、従来の光センサ回路10の検出電圧 V_o （破線表示）よりも高い値（偏差 $\Delta V_o = V_{oo} - V_o$ ）に初期設定される。

【0046】したがって、光信号 L_s を検出可能な時間T1から待機時間T2に切り替ると、検出電圧 V_{oo} は直ちに電源VD（5V）に限りなく近い値まで上昇し、検出電圧 V_{oo} を光信号 L_s の最小検出レベルに対応した値よりも大きな値に設定することができるので、従来の光検出回路のように、検出電圧 V_o の初期設定電圧が低くて光信号 L_s の最小検出レベル範囲内にあることに起因する残像を発生しない。

【0047】また、光信号 L_s を検出可能な時間T1において、コンデンサCの積分作用によってノイズが平均化されるため、ノイズレベルに急峻な変化があっても、光センサ回路1は、ノイズを光信号 L_s として検出しないため、信号/雑音（S/N）比の高いセンサを構成することができる。

【0048】この状態から、図3に示す光信号 L_s を検出可能な時間T1に移行すると、初期設定手段2からnチャネルMOSトランジスタQ1のゲートGにドレイン電圧VDが供給されてドレインD-ソースS間のインピーダンスが高いため、光信号 L_s が微小でセンサ電流 I_s も小さい範囲では、センサ電流 I_s はnチャネルMOSトランジスタQ1から供給される電流よりもコンデンサCから放電される放電電流 I_d が支配的となる。

【0049】したがって、センサ検出端子Pの検出電圧 V_{oo} は、放電電流 I_d に比例して減少し、線形領域を形成する。

【0050】光信号 L_s が増加してフォトダイオードPDのセンサ電流 I_s が増加すると、センサ電流 I_s はMO

SトランジスタQ1から供給される電流が支配的となり、センサ検出端子Pの検出電圧 V_{oo} は、nチャネルMOSトランジスタQ1の負荷特性に対応した対数特性の値を示す対数領域を形成しながら減少する。

【0051】図5はこの発明に係る光センサ回路のセンサ電流 I_s -検出電圧 V_{oo} 特性図である。図5において、検出電圧 V_{oo} は、センサ電流 I_s が微小範囲ではコンデンサCの放電電流 I_d に比例した線形領域を形成し、センサ電流 I_s が大きくなる範囲ではMOSトランジスタQ1の負荷特性に対応した対数領域を形成する。

【0052】なお、nチャネルMOSトランジスタQ1のゲート電圧VGを常時ドレイン電圧VDに設定した従来の光センサ回路は、センサ電流 I_s が微小範囲でも線形領域を形成せず、検出電圧 V_o （破線）で表わされる対数領域を形成する。

【0053】図5において、検出電圧 V_{oo} の非線形領域から線形領域への切り替わりは、フォトダイオードPDに流れるセンサ電流 I_s とnチャネルMOSトランジスタQ1に流れる電流が等しくなった点（図5ではセンサ電流 $I_s = 10^{-11}$ Aに相当）であり、この電圧を負荷を形成するnチャネルMOSトランジスタQ1の負荷MOS制限電圧と呼ぶ。

【0054】なお、図1に示す光センサ回路1は、通常マトリクス状に複数配置した表示アレーとして表示器に適用するものである。

【0055】したがって、本発明の光センサ回路は、従来の光センサ回路と比較して微小センサ電流 I_s 領域で検出電圧 V_{oo} の変化が大きいため、微小光信号 L_s に対する検出分解性能が高く、センサの感度を高くすることができる。

【0056】また、微小センサ電流 I_s の検出電圧 V_{oo} の範囲を広くすることができるので、ダイナミックレンジを広くすることができる。

【0057】さらに、ノイズを平均化することができるので、S/N比を高くすることができる。

【0058】図6はこの発明に係るnチャネルMOSトランジスタを用いた光センサ回路の別要部構成図である。なお、図6の光検出回路は、浮遊容量、または半導体製造プロセスで形成されたコンデンサ等はセンサ検出端子Pと電源（VD）間に配置された場合の構成例を示す。

【0059】図3に示す光信号 L_s を検出可能な時間T1から待機時間T2に切り替ると、nチャネルMOSトランジスタQ1はオン状態となってドレインD-ソースS間のインピーダンスは低抵抗値となるため、コンデンサC1からnチャネルMOSトランジスタQ1のドレインD-ソースSを介して放電電流 I_{d1} が流れ、検出電圧 V_{oo} は図4に示す特性と同様に、電源VD（例えば、ドレイン電圧VD=5V）にほぼ等しい値（例えば、4.95V）まで上昇する。

【0060】この状態から検出可能な時間 T_1 （図3参照）に切り替ると、センサ電流 I_s が微小な線形領域では、コンデンサ C_1 を介してフォトダイオードPDに流れる充電電流 I_c が支配的となり、センサ電流 I_s が大きな非線形領域では、 n チャネルMOSトランジスタ Q_1 を流れる電流が支配的となって図5の特性となる。

【0061】このように、コンデンサ C_1 をセンサ検出端子Pと電源（VD）間に配置しても、図1のコンデンサ C をセンサ検出端子Pと接地（GND）間に配置した光センサ回路1と同様な特性が得られる。

【0062】図7はこの発明に係る p チャネルMOSトランジスタを用いた光センサ回路の要部構成図である。なお、図7の光センサ回路は、図1に示す光センサ回路1の n チャネルMOSトランジスタ Q_1 に代えて2個の p チャネルMOSトランジスタ Q_5 、 Q_6 で構成した点、および図1に示す初期設定手段2のゲート電圧 V_G を電圧 V_H に代えて低い値の電圧 V_L に変更した点が異なる。

【0063】図7において、フォトダイオードPDの負荷を形成する p チャネルMOSトランジスタ Q_5 と、 p チャネルMOSトランジスタ Q_5 に並列に接続されたスイッチング用の p チャネルMOSトランジスタ Q_6 で、図1に示す n チャネルMOSトランジスタ Q_1 に相当する負荷を形成し、スイッチング用の p チャネルMOSトランジスタ Q_6 のゲート G には、初期設定手段2からソース電圧に相当する電圧 V_D 、または充分低い電圧 V_L をゲート電圧 V_G として選択的に供給する。

【0064】例えば、図3に示す光信号 L_s を検出可能な時間 T_1 には、ソース電圧に相当する電圧 V_D を供給して p チャネルMOSトランジスタ Q_6 をオフ状態に保ち、待機時間 T_2 には、ドレイン電圧よりも充分低い電圧 V_L を供給して p チャネルMOSトランジスタ Q_6 をオン状態に保つ。

【0065】したがって、光信号 L_s を検出可能な時間 T_1 間には、 p チャネルMOSトランジスタ Q_5 は図1の n チャネルMOSトランジスタ Q_1 と同様に対数特性を有する負荷を形成し、待機時間 T_2 には、 p チャネルMOSトランジスタ Q_6 がオンとなりソース S －ドレイン D 間のインピーダンスは低抵抗となるので、図1の光センサ回路1と同じ特性を実現することができる。

【0066】このように、 p チャネルMOSトランジスタで構成しても、 n チャネルMOSトランジスタで構成した場合と同様に、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0067】また、図7において、コンデンサ C の配置を図6に示すように、コンデンサ C_1 をセンサ検出端子Pと電源（VD）間に配置しても、同様な特性を実現することができる。

【0068】

【発明の効果】このように、この発明に係る光センサ回路は、光信号を検出した後、 n チャネルMOSトランジスタのゲート電圧を所定時間だけ高い値に設定してドレイン－ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたので、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0069】また、この発明に係る光センサ回路は、スイッチング用の p チャネルMOSトランジスタのゲート電圧を所定時間だけ低い値に設定してドレイン－ソース間のインピーダンスを低下させ、検出端子に接続されたコンデンサの充電または放電を制御する初期設定手段を備えたので、 p チャネルMOSトランジスタで構成しても、 n チャネルMOSトランジスタで構成した場合と同様に、待機時の検出電圧の設定値を検出可能な最低光信号レベルに対応する値よりも高い値に設定することができ、残像現象の発生を防止することができる。

【0070】また、この発明に係る光センサ回路は、光－電気変換手段のセンサ電流が微小電流の場合には、コンデンサの放電電流に比例した検出電圧を検出する線形応答領域を備えるとともに、光－電気変換手段のセンサ電流が大電流の場合には、MOSトランジスタの負荷特性に対応した対数特性を有する検出電圧を検出する対数応答領域を備えたので、微小光信号を線形応答領域で検出することができ、微小光信号を精度よく検出してダイナミックレンジを広くすることができる。

【0071】さらに、この発明に係る光センサ回路は、コンデンサの積分作用によってノイズを平均化できるので、信号／雑音（ S/N ）比を向上することができ、検知できる照度の下限をより低下させて高感度化を実現することができる。

【0072】よって、 S/N 比が高く、残像現象の発生を防止し、高感度でダイナミックレンジが広い光センサ回路を提供することができる。

【図面の簡単な説明】

【図1】この発明に係る n チャネルMOSトランジスタを用いた光センサ回路構成図

【図2】この発明に係る初期設定手段の要部ブロック構成図

【図3】この発明に係る初期設定手段のタイマ信号 T 、およびゲート電圧 V_G タイムチャート

【図4】この発明に係る光センサ回路の時間 t －検出電圧 V_o 特性図

【図5】この発明に係る光センサ回路のセンサ電流 I_s －検出電圧 V_o 特性図

【図6】この発明に係る n チャネルMOSトランジスタを用いた光センサ回路の別要部構成図

【図7】この発明に係るpチャネルMOSトランジスタを用いた光センサ回路の要部構成図

【図8】従来の一般的な光センサ回路構成図

【図9】従来の光センサ回路構成図

【図10】従来の光センサ回路のセンサ電流 I_0 - 検出電圧 V_0 特性図

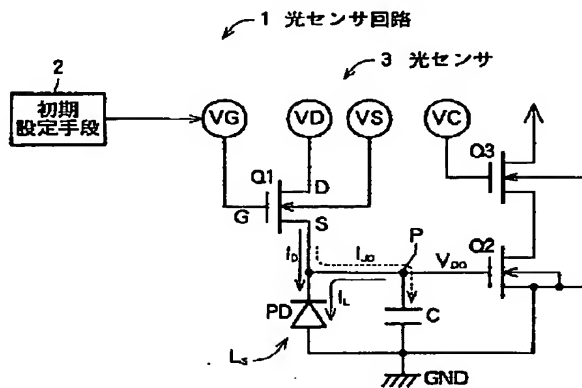
*

*【図11】従来の光センサ回路の時間 t - 検出電圧 V_0 特性図

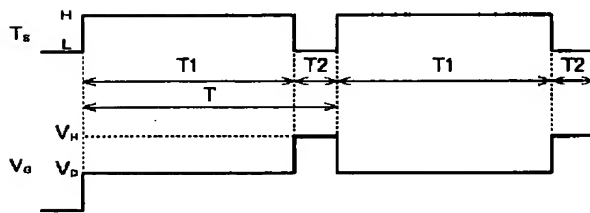
【符号の説明】

1…光センサ回路、2…初期設定手段、3…光センサ、4…タイマ手段、5…切替手段。

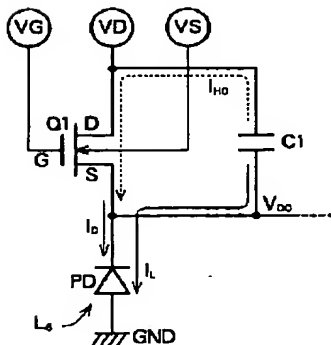
【図1】



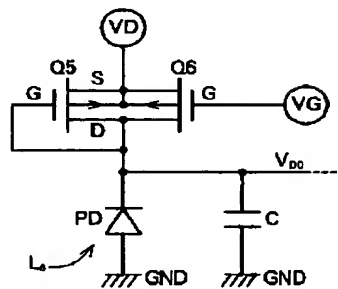
【図3】



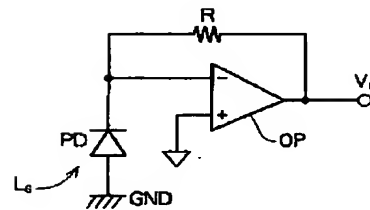
【図6】



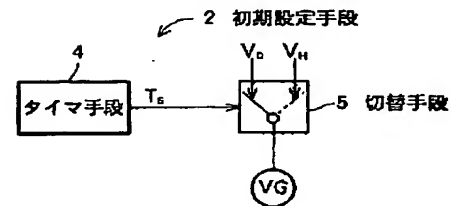
【図7】



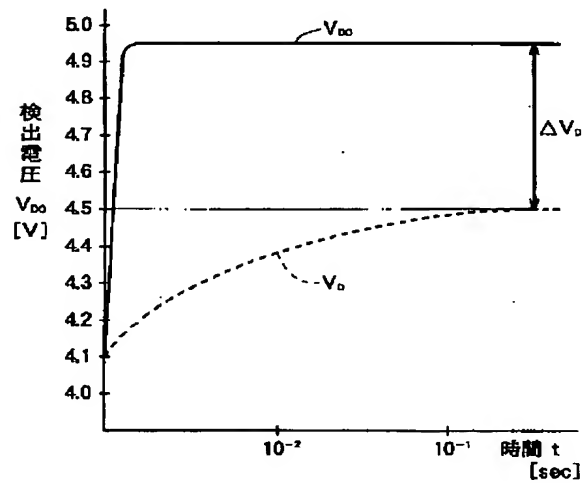
【図8】



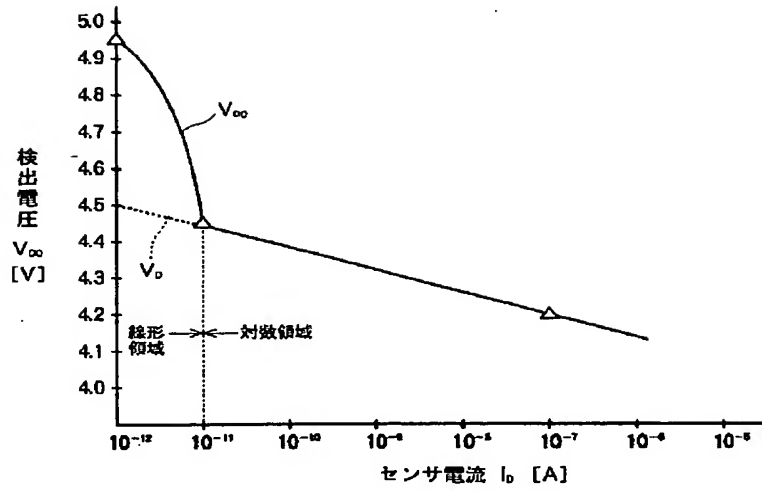
【図2】



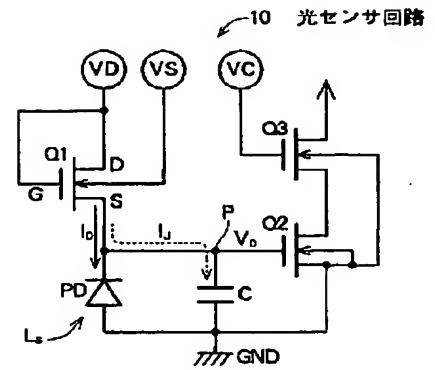
【図4】



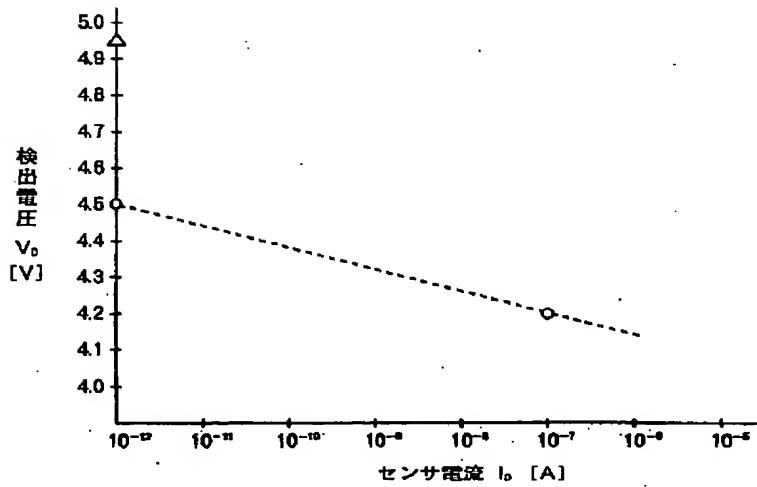
【図5】



【図9】



【図10】



【図11】

